

Utilisation du logiciel MaxPlus2

Quelques notes sur l'utilisation du logiciel

Attention les menus du logiciel sont contextuels : ils dépendent du type de fenêtre sélectionnée

1. Saisie

1.1. Graphique

- Ouvrir un nouveau fichier : File → New → Graphic Editor file
- Une fenêtre de saisie graphique s'ouvre, dans cette fenêtre le logigramme va être saisi en implantant les différents composants utilisés et en les reliant entre eux.
- Saisie d'un composant : les différents composants disponibles sont appelés "symboles" et sont accessibles dans différentes librairies. Les composants élémentaires sont dans la librairie "prim" (portes ET, OU, ...). Double-cliquez dans la fenêtre là où vous souhaitez placer votre nouveau composant. Choisissez votre librairie et votre composant. Cliquez sur OK.
- Votre nouveau composant est maintenant dessiné dans votre page graphique. Procédez de même pour les autres composants dont vous avez besoin (vous pouvez également utiliser le copier/coller).
- Pour relier vos composants entre eux, pointer avec la souris sur un nœud d'entrée ou de sortie (le pointeur devient une petite croix) et cliquer en maintenant le bouton enfoncé pour dessiner une liaison.
- Pour saisir les entrées et sorties de votre comparateur vous devez choisir les symboles "input" et "output" dans la librairie "prim".

Utilisation de bus

Lorsque l'on souhaite réaliser la connexion d'une série de fils, il est intéressant d'utiliser des bus. Les bus portent un nom et chaque fil individuel de connexion porte le nom du bus associé à un indice. Exemple : le bus porte le nom A, il est constitué de 4 fils, les fils portent alors les noms A0, A1, A2, A3.

Saisie d'un bus

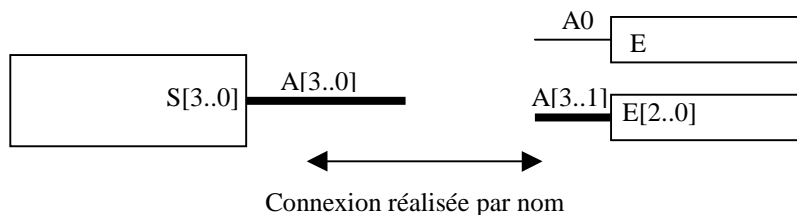
L'association entre une connexion de type "bus" et un sous-ensemble du bus comme un simple fil du bus s'effectue par nom et non de manière graphique. Pour effectuer une connexion en utilisant un bus, il faut nommer des bouts de lignes de part et d'autre de la connexion de manière à ce que le logiciel établisse la connexion physique entre les 2 composants.

Etablissez une ligne en entrée ou en sortie d'un composant comme pour une connexion simple. Pour un bus la ligne dessinée doit être une ligne large. Nommez la connexion dessinée en utilisant une notation entre crochet pour spécifier les indices de chaque sous connexion (sélectionnez le fil de connexion et tapez directement au clavier son nom). Exemple A[3..0] : bus de 4 fils indicés de 3 à 0.

Pour accéder à un sous ensemble du bus ou bien à un simple fil, les connexions doivent être nommées :

- A[i..j] pour un sous-ensemble de connexions. Exemple A[3..1] ensemble de 3 fils
- Ai pour un fil simple. Exemple : pour répartir les 4 fils du bus, dessinez 4 fils et nommez les respectivement A0 (poids faible), A1, A2 et A3 (poids fort)

Exemple :



1.2. VHDL

- Ouvrir un nouveau fichier : File → New → Text Editor file
- Sauver immédiatement le fichier (vide) sous un nom portant l'extension ".vhd"
- Taper le code de description architecturale

2. Assignment

2.1. Composant cible

- Choisissez un composant cible pour l'implantation : Assign → Device
 - Choisissez la famille exemple MAX 7000S
 - Choisissez le N° du composant
- Certains composants ne sont accessibles qu'en décochant la case "show only fastest devices". Exemple : EPM7032SLC44-10.

2.2. Entrées/sorties

Une fois le composant choisi, il est nécessaire d'affecter les entrées/sorties aux pattes du composant. Il est à noter que lors d'une compilation effectuée sans assignation des signaux, le logiciel affecte automatiquement les signaux d'E/S aux pattes du composant sélectionné.

- Ouvrez l'éditeur graphique d'affectation des nœuds : maxplus2→Floorplan Editor.
- Affichez le composant vu de l'extérieur : Layout→Device View.
- Affichez les nœuds assignés lors de la dernière compilation : Layout→Last Compilation Floorplan.

Si vous souhaitez changer cette affectation procédez comme suit :

- Affichez les nœuds à assigner : Layout→Current Assignments Floorplan. Dans la fenêtre en haut à droite se trouve alors la liste des nœuds du composant (entrées/sorties et connexions internes).
- Assignez les entrées/sorties du composant en faisant glisser l'entrée ou la sortie présente dans la fenêtre en haut à droite sur la patte du composant de votre choix.

3. Compilation

3.1. Compiler

- Ouverture du compilateur : Max plus2→compiler
- Compilation d'une description : le compilateur compile le fichier de projet (et non le fichier correspondant à la fenêtre en premier plan)
- Pour désigner un fichier comme fichier de projet
 - sélectionner la fenêtre correspondant au fichier à compiler et File→project→Set Project to Current File
 - File→project→Name et choisissez le fichier à compiler
 - le nom du fichier projet apparaît dans la barre supérieure du logiciel MaxPlus2
- Pour VHDL : choisissez le standard (87 ou 93) à utiliser : Interfaces→vhdl Netlist Reader Setting→93 ou 87
- Pour compiler cliquez sur OK

3.2. Type de compilation

3.2.1. Compilation standard

La compilation d'une description (graphique ou textuelle) consiste pour le logiciel à réaliser la description au sein d'un circuit programmable (synthèse). Pour cela, le logiciel établit une série d'équations logiques correspondant à la description et effectue un certain nombre d'optimisations. Le résultat de la compilation aboutit à une "netlist" (un schéma logique fonctionnellement identique à la saisie) et à un fusemap (plan de connexion) pour un composant programmable donné.

3.2.2. Compilation en vue de la simulation

- Parmi les fichiers générés pendant la compilation, certains permettent d'effectuer une simulation de la description (fichier SNF). Ces fichiers permettent d'effectuer une simulation qui tient compte du composant utilisé et de l'implantation choisie.
- Il est possible d'effectuer une compilation uniquement dans le but d'effectuer une simulation fonctionnelle (sans la prise en compte des temps de retard) pour cela Processing→Functionnal SNF Extractor
- Il est également possible pour les projets hiérarchisés de réutiliser des fichiers de modèle pour la simulation (lorsqu'un composant déjà compilé est introduit dans le projet) ce qui permet d'effectuer une simulation comme si plusieurs composants logiques programmables étaient présents : Processing→Linked SNF Extractor
- Pour une simulation réelle (comportement temporel exact du circuit programmé) il faut cocher "Timed SNF extractor" dans le menu processing

3.3. Librairies

- Après une compilation, si le composant réalisé doit être réutilisé dans une saisie graphique, il est nécessaire de créer un nouveau composant graphique : File→Create Default Symbol.
Le composant créé et son symbole graphique sont alors accessibles à d'autres projets. Pour pouvoir les utiliser, il est nécessaire de spécifier le répertoire dans lequel ils se trouvent : Options → Users Library → "chemin de la librairie" → ADD
- Pour les descriptions réalisées en VHDL, les composants sont rendus visibles aux autres descriptions VHDL au travers de paquets. Pour utiliser les composants de ces paquets il est nécessaire de spécifier deux fois le chemin de la librairie :
 - Options → Users Library → "chemin de la librairie" → ADD
 - Interfaces→vhdl Netlist Reader Setting→"chemin de la librairie" et nom de la librairie → ADD (menu contextuel lié à la fenêtre compilateur)

4. Simulation

- Ouverture d'un fichier de simulation : File→new→Waveform Editor file
- Une nouvelle fenêtre apparaît. Dans cette fenêtre vous allez tracer les signaux d'entrées en fonction du temps et visualiser la réponse de votre circuit. Pour cela il faut commencer par définir la durée de simulation : File→end et le pas de la grille de visualisation Option→Grid Size que vous pouvez fixer par exemple à 50ns (20MHz).

- Mise en place des signaux à visualiser : Nod → Enter Node from SNF, cliquez sur "List" les entrées/sorties de votre schéma apparaissent dans la fenêtre de gauche, transférez les dans celle de droite et "OK".
- Saisie des stimuli : sélectionnez un signal complet ou un tronçon de signal et donnez lui une valeur Edit → Overwrite → ... :
 - horloge (0,1 successifs)
 - high ('1')
 - low ('0')
- Sauvegardez votre fichier de stimuli et effectuez la simulation : Max Plus 2 → Simulator → start

5. Implantation dans un composant cible

Une fois le composant cible choisi et les entrées/sorties affectées aux différentes pattes du composant vous pouvez programmer le composant cible après avoir compilé:

- Reliez le câble entre le port parallèle et le connecteur de la carte
- Alimentez la carte
- Programmez le composant : MaxPlus2 → Programmer et "Program".

6. Afficheurs de la maquette de TP PLD/FPGA

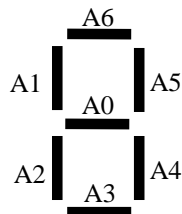
La maquette de TP comprend deux circuits programmables : un CPLD et un FPGA. Cette carte doit être alimentée en 0-5V. Les TP n'utilisent que le CPLD qui est un EPM7128SLC84-7 de la famille MAX7000S d'Altera. Les pattes de ce composant sont toutes accessibles avec des "petits fils" électriques (connecteurs placés à côté du composant) ou via un connecteur d'extension.

Sur cette maquette on peut trouver une horloge et deux afficheurs 7 segments. Ces deux éléments sont pré-cablés, leur utilisation nécessite donc une affectation précise des pattes du composant.

6.1. Afficheurs 7 segments

La maquette de TP utilisant EPM7128SLC84-7 utilise 2 afficheurs 7 segments qui sont reliés au composant de la manière suivante :

Connexions composant/afficheur :



Segment	N° de broche pour le digit dizaine	N° de broche pour le digit unité
A6	58	69
A5	60	70
A4	61	73
A3	63	74
A2	64	76
A1	65	75
A0	67	77
point	68	79

6.2. Horloge

Une horloge fonctionnant à une fréquence de 25,175 MHz générée par un quartz est disponible sur la patte N°83 du composant